

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-313291  
(43)Date of publication of application : 24.11.1998

(51)Int.Cl.

H04J 13/00  
H04B 7/26

(21)Application number : 09-137463

(71)Applicant : YOZAN:KK

(22)Date of filing : 13.05.1997

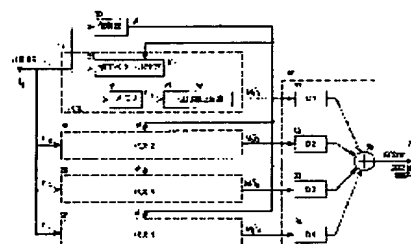
(72)Inventor : SHU NAGAAKI  
SHU TERUHEI  
KOTOBUKI KOKURIYOU

## (54) SIGNAL RECEIVER AND SPREAD SPECTRUM COMMUNICATION SYSTEM

### (57)Abstract:

PROBLEM TO BE SOLVED: To provide an RAKE synthesis signal reception circuit with excellent accuracy regardless of a small circuit scale.

SOLUTION: Inverse spread outputs of I and Q components corresponding to plural paths are given to a terminal 1 from a complex matched filter (not shown). A tentative discrimination section 10 tentatively discriminates a reception signal of a 1st path and provides an output of a phase signal  $\phi_{1st}$ . The phase signal  $\phi_{1st}$  is fed to phase correction circuits 21-24 provided corresponding to paths 1-4 respectively and the phase correction circuits 21-24 apply fade correction for a received signal of a corresponding path based on the phase signal  $\phi_{1st}$ . The reception signal of each path subject to fading correction is matched for timing in delay circuits 61-64, and given to an adder 65, where RAKE synthesis is conducted. A RAKE synthesis output RKout is given to a delay detection circuit or a synchronization detection circuit.



## LEGAL STATUS

[Date of request for examination] 05.06.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3253560

[Date of registration] 22.11.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-313291

(43) 公開日 平成10年(1998)11月24日

(51) IntCl<sup>6</sup>

識別記号

F I

H 0 4 J 13/00

H 0 4 J 13/00

A

H 0 4 B 7/26

H 0 4 B 7/26

P

審査請求 未請求 請求項の数 4 F D (全 11 頁)

(21) 出願番号 特願平9-137463

(22) 出願日 平成9年(1997)5月13日

(71) 出願人 390010515

株式会社鷹山

東京都世田谷区北沢3-5-18 鷹山ビル

(72) 発明者 周 長明

東京都世田谷区北沢3-5-18 鷹山ビル

株式会社鷹山内

(72) 発明者 周 旭平

東京都世田谷区北沢3-5-18 鷹山ビル

株式会社鷹山内

(72) 発明者 寿 国梁

東京都世田谷区北沢3-5-18 鷹山ビル

株式会社鷹山内

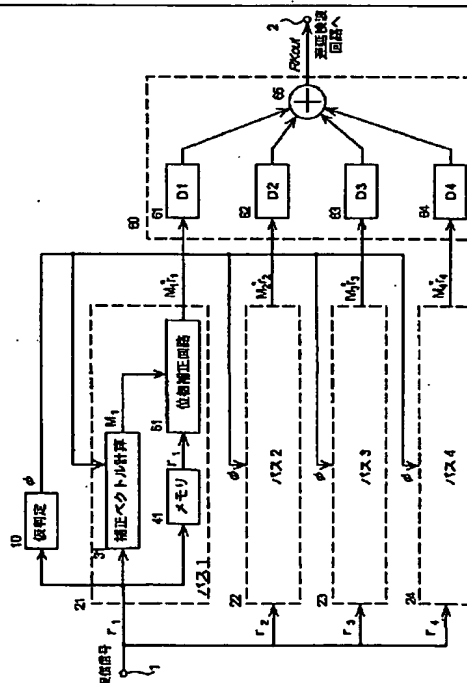
(74) 代理人 弁理士 高橋 英生

(54) 【発明の名称】 信号受信装置およびスペクトラム拡散通信システム

(57) 【要約】

【課題】 回路規模が小さく、精度の良いRAKE合成信号受信回路を提供する。

【解決手段】 図示しない複素型マッチドフィルタから複数のパスに対応するI成分およびQ成分の逆拡散出力が端子1に入力される。仮判定部10は第1のパスの受信信号を仮判定し、位相信号 $\phi$ を出力する。該位相信号 $\phi$ は、パス1~4にそれぞれ対応して設けられた位相補正回路21~24に供給され、各位相補正回路21~24で、位相信号 $\phi$ に基づいて、対応するパスの受信信号のフェージング補正が行われる。フェージング補正された各パスの受信信号は遅延回路61~64において、タイミングを合わされた後、加算器65においてRAKE合成される。このRAKE合成出力RKoutは、遅延検波回路あるいは同期検波回路に入力される。



## 【特許請求の範囲】

【請求項1】 単一のパスに対応する受信信号の位相に応じて、当該送信信号に対応する位相信号を出力する仮判定部と、

それぞれ対応するパスの受信信号が入力され、前記仮判定部からの位相信号に基づいて、当該パスの受信信号に対する位相補正を行う複数の位相補正手段と、

前記複数の位相補正手段から出力される前記各パスに対応する位相補正された受信信号を、タイミングを合わせて合成するRAKE合成部と、

前記RAKE合成回路からの出力信号を遅延検波する遅延検波回路とを有することを特徴とする信号受信装置。

【請求項2】 前記各位相補正手段は、当該パスの受信信号の逆拡散出力と前記仮判定部からの位相信号出力の共役複素数とを乗算して補正ベクトルを算出する補正ベクトル計算手段と、前記当該パスの受信信号を前記補正ベクトルを算出する間に必要とされる時間遅延するメモリ手段と、前記メモリ手段から出力される前記受信信号の逆拡散出力と前記補正ベクトル計算手段から出力される補正ベクトルの共役ベクトルとを乗算する位相補正回路とを有することを特徴とする前記請求項1記載の信号受信装置。

【請求項3】 前記RAKE合成部からの出力信号を同期検波する同期検波回路を有することを特徴とする前記請求項1記載の信号受信装置。

【請求項4】 送信側装置は、送信データを差動変調方式で情報変調した後、拡散変調して送信するように構成されており、

受信側装置は、受信信号を逆拡散した後、前記請求項1記載の信号受信装置を用いて情報復調するように構成されていることを特徴とするスペクトラム拡散通信システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、スペクトラム拡散通信方式における信号受信装置およびスペクトラム拡散通信システムに関する。

## 【0002】

【従来の技術】近年、直接拡散(DS: Direct Sequence)方式によるスペクトラム拡散通信方式が、移動無線システムや無線LANなどの無線通信システムにおいて注目を集めている。一般に、無線通信システムにおいては、送信機から送信された信号が経路長の異なる複数の伝搬経路を通して受信機に到達し、それらがコヒーレントに加算されないために、いわゆるマルチパスフェージングが発生する。しかしながら、上述したスペクトラム拡散通信方式においては、レーク(RAKE)受信方式を採用することにより、このようなマルチパスを効果的に利用することが可能となる。

【0003】このようなスペクトラム拡散通信方式の一

つに、DS-CDMA通信システムが提案されている。この提案されているDS-CDMA通信システムにおける送信データのフレーム構成の一例を図10の(a)に示す。この図に示す例においては、各フレームは、それぞれが1つのパイロットシンボルブロックと1つの情報シンボルブロックとからなる複数のスロットから構成されており、図示するようにパイロットシンボルブロックP1、P2・・・Pnと、情報シンボルブロックI1、I2・・・Inとが交互に配列された構成とされている。各パイロットシンボルブロックP1、P2、・・・PnはそれぞれLシンボル(例えば4シンボル)の長さとしており、既知のシンボル列が送信される。また、各情報ブロックI1、I2・・・Inには、それぞれ所定数(例えば36シンボル)の情報シンボルが配置されている。この各シンボルは、QPSK変調方式により情報変調された後、所定の拡散符号で拡散変調されて受信局に向けて送信される。

【0004】受信局においては、周期的に挿入された前記パイロットシンボルの受信信号からフェージング複素包絡線を推定し、該推定したフェージング複素包絡線に基づいて各パスの受信信号のフェージング補正を行い、RAKE合成して、前記情報シンボルの受信信号の同期検波を行う。また、受信した前記パイロットシンボルブロックの情報が入ったパターンであることを検出してフレーム同期信号を出力するようになされている。

【0005】図10の(b)は、上述したRAKE受信機の要部の構成を示すブロック図である。この図において、受信アンテナ71において受信されたスペクトラム拡散信号は高周波受信部72において中間周波信号に変換され、分配器73により2つの信号に分割されて、それぞれ乗算器76および77に供給される。74は中間周波数の信号( $\cos \omega t$ )を発生する発振器であり、該発振器74からの出力は、前記乗算器76に直接印加されるとともに、その位相を $\pi/2$ だけ移相する位相シフト回路75を介して前記乗算器77に入力される。前記乗算器76において前記分配器73からの中間周波信号と前記発振器74からの発振出力が乗算され、ローパスフィルタ78を介して同相成分(I成分)のベースバンド信号が出力される。また、前記乗算器77において前記分配器73からの中間周波信号と前記位相シフト回路75の出力( $\sin \omega t$ )が乗算され、ローパスフィルタ79を介して直交成分(Q成分)のベースバンド信号が出力される。

【0006】I成分とQ成分のベースバンド信号は、複素型マッチドフィルタ80に入力され、それぞれ、PN符号生成回路81により発生されるPN符号系列と乗算され、逆拡散が行われ、同相成分の逆拡散出力と直交成分の逆拡散出力とが得られる。マルチパス環境においては、各逆拡散出力は、それぞれのパスに対応した複数の出力となっている。このマッチドフィルタ80から出

力される逆拡散出力の同相成分と逆拡散出力の直交成分は、遅延検波回路82、信号レベル検出部84および位相補正部86にそれぞれ入力される。

【0007】前記遅延検波回路82において、前記複数のパスに対応する逆拡散出力のうちの第1番目のパスに対応する受信信号が遅延検波され、該検波出力はフレーム同期回路83に入力されて、各フレームのタイミングが検出される。前述のように、各フレームに含まれているパイロットシンボルは既知であり、フレーム同期回路83は、前記遅延検波回路82からの遅延検波出力が、上記複数のスロットにそれぞれ4シンボルずつ含まれているパイロットシンボルの遅延検波パターンに一致するか否かを判定することにより、フレーム同期を検出している。このようにして検出されたフレーム同期信号は位相補正部86に出力される。

【0008】また、信号レベル検出部84では、I成分の逆拡散出力とQ成分の逆拡散出力とから各パスの受信信号のレベルが算出され、マルチパス選択部85において、受信信号レベルの大きい複数のピークが複数のパスとして選択される。このマルチパス選択回路85の出力は位相補正部86に入力される。

【0009】前記位相補正部86は、前記複数のパスにそれぞれ対応して設けられた複数の位相補正手段と、前記複素型マッチドフィルタ80からの同相成分および直交成分の逆拡散された受信信号を、前記フレーム同期信号および前記マルチパス選択回路85の出力に基づいて、前記複数の位相補正手段に選択的に出力するセレクタとを有している。前記複素型マッチドフィルタ80からの逆拡散信号は、前記セレクタにより前記各位相補正手段にそれぞれ対応するタイミングで入力され、各位相補正手段において、それぞれ対応するパスの逆拡散信号に対してフェージング補正処理が行なわれる。

【0010】前記図10の(a)に関して説明したように、受信信号にはパイロットシンボルブロックと情報シンボルブロックとが交互に配置されている。前述したように、パイロットシンボルブロックの送信信号は既知であり、この既知の信号を参照することにより、当該パイロットシンボルブロックの受信信号中に含まれているパイロット信号の位相回転量(誤差ベクトル)を算出することができる。前記各位相補正手段は、このようにして算出した各パスの受信信号に含まれている誤差ベクトルから補正信号(補正ベクトル)を算出して、当該情報シンボルブロックの受信信号に含まれているフェージング等による位相誤差を補正する。

【0011】なお、この位相補正処理を行うときに、情報シンボルブロックの前後に位置するパイロットシンボルブロックの受信信号から補正ベクトルを算出する方法(第1の方法)、および、情報ブロックの前に位置するパイロットシンボルブロックから得られた補正ベクトルを用いて位相補正を行なう方法(第2の方法)の2つの

方法が知られている。

【0012】このようにして、前記位相補正部86において位相補正された各パスの受信信号はRAKE合成部87に供給され、該RAKE合成部87においてタイミングを合わせて合成されてデータ判定回路88に出力される。そして、このデータ判定回路88においてデータ判定され、信号の復調および処理が行なわれることとなる。このようにしてパスダイバーシティが行なわれている。

【0013】このように、このDS-CDMA通信方式においては、情報シンボルブロックの信号に対してRAKE合成を行い、信頼性の高い受信をおこなうようになっているが、前述したフレーム同期をおこなう遅延検波回路82においては、単一のパスの受信信号について遅延検波を行っている。

【0014】一方、無線LAN等のスペクトラム拡散通信システムにおいては、送信側は情報を差分符号化して送信し、受信側では遅延検波により情報を復調することが一般的に行われている。この場合においても、遅延検波においては、一番信号強度の大きいパスの受信信号のみを利用して遅延検波を行っているのが通常である。したがって、マルチパス受信信号を十分に活用しているとはいえず、復調後のデータの信頼性は低いものとなっていた。

【0015】

【発明が解決しようとする課題】上述したように、上記DS-CDMA通信システムにおいては、一つのパスの受信信号を遅延検波回路82により遅延検波し、前記フレーム同期回路83において、パイロットシンボルの遅延検波出力が所定のパターンとなっているか否かを検出することにより、フレーム同期を検出しているため、受信状態によっては、フレーム同期検出の精度があまりよくない場合があった。このフレーム同期検出の精度を向上させるには、RAKE合成結果を用いることができればよいのであるが、フレーム同期がとれていない段階におけるRAKE合成出力は信頼性が低く、この合成出力を使用することができない。したがって、フレーム同期の検出精度を向上させることが望まれている。

【0016】また、フレーム同期のため以外にも、上述した無線LAN等の場合のように遅延検波法を用いる場合においては、単一のパスの受信信号のみを用いて遅延検波を行っているのが通常であり、マルチパス受信信号を利用した信頼性の高い遅延検波法が望まれている。

【0017】さらに位相補正を行う場合に、上述した従来の第1の位相補正方法によれば、精度が高い受信を行なうことができるが、1情報ブロック分の受信データを記憶しておくための遅延手段が必要となり、回路規模が大きくなるという問題点がある。このことは携帯無線機などに適用するときには、大きな問題となる。また、前記第2の位相補正方法によれば、回路規模は小さくする

ことができるものの、補正の精度は前述した第1の位相補正方法の場合よりも悪くなるという問題点がある。

【0018】さらにまた、上述したDS-CDMA通信システムにおいては、フェージングによる位相誤差および振幅の変動を推定するために、データスロット中にパイロットシンボルを周期的に挿入することが必要となり、その分だけ伝送効率が低下することとなっていた。

【0019】そこで、本発明は、回路規模が小さく、かつ精度の良い信号受信を行うことのできる信号受信装置を提供することを目的としている。また、DS-CDMA通信システムにおけるフレーム同期を精度よく検出することを目的としている。さらに、マルチパス受信信号を利用した精度の良い遅延検波方法を提供することを目的としている。さらにまた、伝送効率のよいスペクトラム拡散通信システムを提供することを目的としている。

#### 【0020】

【課題を解決するための手段】上記目的を達成するために、本発明の信号受信装置は、単一のパスに対応する受信信号の位相に応じて、当該送信信号に対応する位相信号を出力する仮判定部と、それぞれ対応するパスの受信信号が入力され、前記仮判定部からの位相信号に基づいて、当該パスの受信信号に対する位相補正を行う複数個の位相補正手段と、前記複数個の位相補正手段から出力される前記各パスに対応する位相補正された受信信号をタイミングを合わせて合成するRAKE合成部と、前記RAKE合成回路からの出力信号を遅延検波する遅延検波回路とを有するものである。

【0021】また、前記各位相補正手段は、当該パスの受信信号の逆拡散出力と前記仮判定部からの位相信号出力の共役複素数とを乗算して補正ベクトルを算出する補正ベクトル計算手段と、前記当該パスの受信信号を前記補正ベクトルを算出するために必要とされる時間遅延するメモリ手段と、前記メモリ手段から出力される前記受信信号の逆拡散出力と前記補正ベクトル計算手段から出力される補正ベクトルの共役ベクトルとを乗算する位相補正回路とを有するものである。さらにまた、前記RAKE合成部からの出力信号を同期検波する同期検波回路を有するものである。

【0022】これにより、単一のパスの受信信号を仮判定した結果に基づいて各パスの受信信号を位相補正して、RAKE合成を行うことができる。したがって、良好な受信が可能となるとともに、補正ベクトルを算出する時間だけ受信信号を遅延させるためのメモリのサイズを小さくすることが可能となる。したがって、回路規模を小さくすることができる。

【0023】さらに、本発明のスペクトラム拡散通信システムは、送信側装置は、送信データを差動変調方式で情報変調した後、拡散変調して送信するように構成されており、受信側装置は、受信信号を逆拡散した後、前述した信号受信装置を用いて情報復調するように構成され

ているものである。これにより、フレーム中にパイロットシンボルを挿入することが不要となり、伝送速度を向上させることができる。また、マルチパス信号を利用した高精度の遅延検波を実現することができる。

#### 【0024】

【発明の実施の形態】図1は、本発明の信号受信装置の第1の実施の形態における要部の構成を示すブロック図である。ここでは、受信するパス数が4とされている場合を例にとって説明する。なお、このパス数は、4に限られることはなく、任意の数とすることができる。図1において、1は信号入力端子であり、この端子から、例えば前述した複素型マッチドフィルタにより逆拡散され、ベースバンドに復調された同相成分と直交成分の逆拡散信号が入力される。

【0025】前述したように、受信信号は複数の経路を通して当該受信装置のアンテナに受信されるため、この入力端子1から入力される逆拡散された受信信号には、複数（例えば、4つ）のパスにそれぞれ対応する受信信号が含まれている。ここでは、最初に出力される第1番目のパス（パス#1）に対応する受信信号を $r_1$ 、第2番目のパス（パス#2）に対応する受信信号を $r_2$ 、第3番目のパス（パス#3）に対応する受信信号を $r_3$ 、第4番目のパス（パス#4）に対応する受信信号を $r_4$ とする。

【0026】10はパス#1の受信信号 $r_1$ を対象として当該送信シンボルの仮判定を行う仮判定手段である。また、21はパス#1の受信信号 $r_1$ に対する位相補正が行われる第1の位相補正手段、22はパス#2の受信信号 $r_2$ に対する第2の位相補正手段、23はパス#3の受信信号 $r_3$ に対する第3の位相補正手段、24はパス#4の受信信号 $r_4$ に対する第4の位相補正手段である。さらに、60はRAKE合成部であり、61～64はそれぞれ前記位相補正手段21～24の出力に対してそれぞれ対応する量の時間遅延を与え、そのタイミングを一致させるための第1～第4の遅延手段、65は前記第1～第4の遅延手段61～64からの出力を合成し、出力端子2に出力する加算器である。

【0027】前記各位相補正手段21～24は、いずれも同一の構成とされており、この図には、前記第1の位相補正手段21の内部構成を代表して示している。31は補正ベクトル計算部であり、前記仮判定部10から出力される位相信号 $\phi$ と当該パスの入力信号 $r_1$ とから補正ベクトル $M_1$ を算出する。41はメモリであり、当該パスの受信信号 $r_1$ を前記補正ベクトル計算部31における計算に要する時間だけ遅延するためのものである。したがって、このメモリの容量は、前述した従来技術（第1の位相補正方法）の場合よりも小さくすることができる。

【0028】また、51は位相補正回路であり、前記補正ベクトル計算部31から出力される当該パスの受信信

号に対する補正ベクトル $M_1$ を用いて、前記メモリ41から出力される当該パスの受信信号 $r_1$ に対して位相補正演算を実行する。この位相補正回路51の出力は前記第1の遅延手段61に出力される。なお、図示していないが、第2～第4の位相補正手段22～24にも、それぞれ、補正ベクトル計算部32～34、メモリ42～44および位相補正回路52～54が同様に設けられている。

【0029】前記入力端子1から入力される受信信号の一例を図2に示す。前記複素型マッチドフィルタからは、図2に示すように、例えば4つのパスを経由した異なる伝搬遅延時間を有するベースバンドの受信信号 $r_1$ 、 $r_2$ 、 $r_3$ および $r_4$ が出力される。

【0030】各パスの受信信号 $r_1 \sim r_4$ は、次の式(1)～(4)により表される。

【数1】

$$r_1 = fd_1 e^{j\theta_1} e^{j\alpha} e^{j\beta} = fd_1 e^{j(\theta_1 + \alpha + \beta)} = r_{1I} + jr_{1Q} \quad (1)$$

$$r_2 = fd_2 e^{j\theta_2} e^{j\alpha} e^{j\beta} = fd_2 e^{j(\theta_2 + \alpha + \beta)} \quad (2)$$

$$r_3 = fd_3 e^{j\theta_3} e^{j\alpha} e^{j\beta} = fd_3 e^{j(\theta_3 + \alpha + \beta)} \quad (3)$$

$$r_4 = fd_4 e^{j\theta_4} e^{j\alpha} e^{j\beta} = fd_4 e^{j(\theta_4 + \alpha + \beta)} \quad (4)$$

ここで、 $fd_i e^{j\theta_i}$ は、第 $i$ 番目( $i=1, 2, 3, 4$ )のパスにおける位相係数であり、 $fd_i$ はその振幅成分、 $\theta_i$ はその位相成分である。また、 $\alpha$ は情報変調による位相、 $\beta$ は搬送波の初期位相誤差である。

【0031】前述のように、前記送信データに対し情報変調としてQPSK変調がなされている。前記仮判定部

$$s_I = 0 \text{ if } r_{1I} < 0, s_I = 1 \text{ if } r_{1I} \geq 0 \quad (5)$$

$$s_Q = 0 \text{ if } r_{1Q} < 0, s_Q = 1 \text{ if } r_{1Q} \geq 0 \quad (6)$$

【0032】図3は、前記仮判定部10における仮判定、すなわち被変調データ( $s_I s_Q$ )と位相 $\phi$ との関係を示す図である。前記仮判定部10は、前記パス#1に対する受信信号 $r_1$ の同相成分 $r_{1I}$ および直交成分 $r_{1Q}$ の正、負に応じて、前記式(5)および式(6)に従い、前記受信信号の同相成分 $r_{1I}$ が負のときは同相チャネルの被変調信号 $s_I = "0"$ 、 $r_{1I}$ がゼロまたは正のときは $s_I = "1"$ であると仮判定し、受信信号の直交成分 $r_{1Q}$ が負のときは直交チャネルの被変調信号 $s_Q = "0"$ 、 $r_{1Q}$ がゼロまたは正のときは $s_Q = "1"$ であると仮判定する。

【0033】すなわち、前記受信信号 $r_1$ の位相が $0 \sim \pi/2$ であり、受信信号 $r_1$ の位相が図3における第1象限にあるときには、( $s_I s_Q$ ) = (11)であるとして、被変調信号の位相 $\phi = \pi/4$ であると仮判定する。また、前記受信信号 $r_1$ の位相が図3における第2象限にあるときは、( $s_I s_Q$ ) = (10)であり、 $\phi = 3\pi/4$ であると仮判定する。さらに、受信信号 $r_1$ の位相が図3における第3象限にあるときは、( $s_I s_Q$ ) = (00)、 $\phi = -3\pi/4$ であると仮判定する。さらにまた、前記受信信号 $r_1$ の位相が図3における第4象限にあるときは、( $s_I s_Q$ ) = (01)、 $\phi = -\pi/4$ であると仮判定する。ここで、もし、雑音もフェージングもなく、搬送波の初期位相誤差もない場合には、 $\phi = \alpha$ ( $\alpha$ は情報変調による位相)となるが、実際には誤差があるため、第1番目のパス#1の受信信号 $r_1$ の位相 $\phi$

10は前記受信信号のうちのパス#1に対応する受信信号 $r_1$ (I成分の受信信号 $r_{1I}$ およびQ成分の受信信号 $r_{1Q}$ )に対して仮判定を行う。この仮判定は、次の式(5)および式(6)に基づいて行われる。

【数2】

は、 $\phi = \alpha + \Delta\alpha$ となる。

【0034】前記仮判定部10からの仮判定結果出力 $\phi$ ( $= \alpha + \Delta\alpha$ )は、図示するように、各パスに対応する位相補正手段21～24に供給され、各位相補正手段21～24において、それぞれ対応するパス#1～#4の受信信号 $r_1 \sim r_4$ の位相補正が行われる。ここで行われる位相補正は、各パスの受信信号の位相を前記仮判定結果の位相 $\phi$ と同じ位相となるように補正するもの(同相化)である。なお、各位相補正手段21～24において同様の位相補正処理が行われるため、ここでは、前記位相補正手段21について代表して説明することとする。

【0035】図示するように、位相補正手段21は、当該パス(パス#1)の受信信号 $r_1$ と前記仮判定出力 $\phi$ とから補正ベクトル $M_1$ を算出する補正ベクトル計算部31、当該受信信号 $r_1$ を前記補正ベクトル計算部11による補正ベクトルの算出のための時間だけ遅延させるメモリ41、および、前記補正ベクトル計算部31からの補正ベクトル $M_1$ に基づいて、前記メモリ41から出力される当該パスの受信信号 $r_1$ に対する位相補正を行う位相補正回路51から構成されている。

【0036】前記補正ベクトル計算部31においては、次の式(7)に示すように、当該パスの受信信号 $r_1$ に前記仮判定部10から出力される仮判定された位相 $\phi$ の複素共役を乗算することにより、補正ベクトル $M_1$ を算出する。

【数3】

$$M_i = r_i e^{-j\phi} = f d_i e^{j(\theta_i + \alpha + \beta - \phi)} = f d_i e^{j(\theta_i + \beta - \Delta\alpha)} \quad (i = 1, 2, 3, 4) \quad (7)$$

この式(7)に示されているように、この補正ベクトル  $M_i$  の位相成分は、フェージング係数の位相成分  $\theta_i$ 、搬送波の初期位相誤差  $\beta$  および誤差  $\Delta\alpha$  のみによる成分となっており、情報変調による位相  $\alpha$  は含まれていない。

【0037】続いて、前記位相補正回路51において、前記当該パスの受信信号  $r_i$  と前記補正ベクトル  $M_i$  の共役ベクトル  $M_i^*$  とが乗算され、補正された当該パスの受信信号  $M_i^* r_i$  が出力される。同様に、パス2の位相補正手段22、パス3の位相補正手段23およびパス

$$\begin{aligned} RKout &= \sum_{i=1}^4 (M_i^* r_i) = \sum_{i=1}^4 (f d_i e^{-j(\theta_i + \beta - \Delta\alpha)}) (f d_i e^{j(\theta_i + \alpha + \beta)}) \\ &= \left( \sum_{i=1}^4 f d_i^2 \right) e^{j(\alpha + \Delta\alpha)} \end{aligned} \quad (8)$$

【0039】この式(8)に示すように、RAKE合成出力  $RKout$  の位相は、情報変調による位相  $\alpha$  と誤差  $\Delta\alpha$  の和となっている。ここで、SN比が比較的に高く、フェージング係数の変化が緩やかなときには、ある期間のすべてのシンボルに対してほぼ同一の  $\Delta\alpha$  となり、また、SN比が低く、フェージング係数の変化が速いときには、 $\Delta\alpha$  の変化も速くなる。なお、各シンボルの情報位相  $\alpha$  は、それぞれの情報に対応して変化する。

$$D = RKout^*(j-1) RKout(j) = D_I + j D_Q \quad (9)$$

【0041】この出力  $D$  からは前記誤差  $\Delta\alpha$  が消えており、第  $j$  シンボルの情報位相  $\alpha(j)$  と第  $(j-1)$  シンボルの情報位相  $\alpha(j-1)$  の差の位相を有する信号が出力される。このように、本発明の信号受信装置によれば、各パスの受信信号をRAKE合成した信号を用いて、位相誤差のない遅延検波出力を得ることができる。

【0042】次に、本発明の信号受信装置を前述した図10のDS-SS-CDMA通信システムに適用した実施の形態について説明する。この実施の形態は、前記フレーム同期を検出する遅延検波回路82(図10(b))の代わりに、本発明の信号受信装置を採用し、RAKE合成出力を遅延検波することによりフレーム同期検出の精度を上げるようにしたものである。

【0043】図4は、この実施の形態におけるRAKE受信機の構成例を示すブロック図である。この図において、前記図10および図1と同一の構成要素には同一の番号を付して説明の重複を避けることとする。また、図4において、20は位相補正部であり、この位相補正部20内には、前記図1に示した各パスに対応する位相補正手段21~24が設けられている。さらに、図4中に波線で囲まれた仮判定部10、位相補正部20およびRAKE合成回路60は前記図1に示した本発明の信号受信装置である。

4の位相補正手段24からもそれぞれ補正された受信信号  $M_2^* r_2$ 、 $M_3^* r_3$  および  $M_4^* r_4$  が出力される。

【0038】各位相補正手段21~24からの位相補正された受信信号は、それぞれ対応する遅延回路61~64においてタイミングの一致をとられ、加算器65において合成され、次の式(8)で示される、RAKE合成出力  $RKout$  が得られる。

【数4】

【0040】さて、このようにして得られるRAKE合成出力  $RKout$  を遅延検波回路に入力し、遅延検波を行うと次の式(9)に示す出力が得られる。すなわち、 $(j-1)$  シンボル目のRAKE合成出力 ( $RKout(j-1)$ ) と  $j$  シンボル目のRAKE合成出力 ( $RKout(j)$ ) とを遅延検波した出力  $D$  は、次の式(9)により表される。

【数5】

【0044】前述した図10(b)の場合と同様に、前記複素型マッチドフィルタ80からは複数のパスに対応するベースバンドの受信信号が出力される。前記仮判定部10は、マルチパス選択部85からの出力に基づいて最も信号強度の大きいパス(通常は第1番目のパス)に対応する受信信号について前述した仮判定を行い、位相信号  $\phi$  を出力する。この仮判定部10からの位相信号  $\phi$  は前記位相補正部20に印加され、各パスの受信信号は、それぞれ対応する位相補正手段21~24において、前記仮判定部10からの仮判定された位相に当該パスの受信信号の位相を合わせる、いわゆる同相化が行われる。このようにして同相化された各パスの受信信号は前記RAKE合成部60においてタイミングを合わせて加算され、前述したようにRAKE合成出力  $RKout$  が出力される。

【0045】前記RAKE合成出力  $RKout$  は、遅延検波回路82に入力され、フレーム同期回路83において、当該遅延検波出力の系列と予め知られているパイロットシンボルの情報パターンとのマッチングを検出することにより、フレーム同期が検出される。このフレーム同期信号は同期検波回路100に供給される。

【0046】この同期検波回路100には、前記複素型マッチドフィルタ80の出力が入力されており、前記フ



フレーム同期信号に基づいて情報シンボルブロックの受信信号の同期検波が行われる。なお、この同期検波回路100は、前述した図10(b)における位相補正部86、RAKE合成部87およびデータ判定回路88により構成されている。すなわち、前記図10(b)に関して説明したように、各パスのパイロットシンボルの受信信号からそれに含まれている位相誤差を検出して、当該パスの受信信号の位相を補正しRAKE合成してデータ判定を行っている。

【0047】この実施の形態によれば、前述した従来技術のように1パスの受信信号を遅延検波してフレーム同期を検出する場合に比べ、RAKE合成出力を使用して遅延検波しているため、より高精度のフレーム同期検出が可能となる。

【0048】次に、本発明の信号受信装置を前述した図10のDS-CDMA通信システムに適用した他の実施の形態について図5を参照して説明する。なお、この図において、前記図1、図10および図4と同一の構成要素には、同一の番号を付して説明の重複を避けることとする。この図5に示した実施の形態においては、前記RAKE合成部60の出力が同期検波回路110および遅延検波回路82の両者に供給されている。すなわち、この場合には、前記パイロットシンボルブロックおよび情報シンボルブロックの両方の受信信号が前記位相補正部20およびRAKE合成部に入力されるようになされている。

【0049】そして、前記RAKE合成部60の出力信号は前記遅延検波回路82に入力され、前述のようにフレーム同期回路83においてフレーム同期が検出され、その出力が前記同期検波回路110に印加される。また、前記RAKE合成部60の出力は前記同期検波回路110に入力され同期検波が行われる。なお、この同期検波回路110に入力されるRAKE合成出力は、すでにマルチパス信号の合成が行われている信号であるため、この同期検波回路110は、前述した図10(b)における位相補正部86およびデータ判定回路88を含む回路とされている。前述したように、前記位相補正部20において実行される位相補正は、仮判定結果の位相信号 $\phi$ への同相化であるため、フェージングの影響はまだ含まれている。従って、前記位相補正部86により、前記RAKE合成部60から出力される情報シンボルに含まれている位相誤差を補正してからデータ判定部88で判定することが必要となる。

【0050】このように、この図5に示す実施の形態によれば、前記図4に示した実施の形態よりもより少ない回路構成で高精度のフレーム同期および情報受信が可能となる。

【0051】次に、本発明のさらに他の実施の形態について説明する。前述した式(9)に示されているように、遅延検波を行うことにより位相誤差成分 $\Delta\alpha$ を相殺

する事ができる。この実施の形態は、送信側において、情報変調に差動変調(DBPSK(Differential BPSK)あるいはDQPSK(Differential QPSK)を行うようにし、受信側においては、前記本発明の信号受信装置を使用するようにしたものである。これにより、情報スロットにパイロット信号を挿入することなく、フェージング補正を行うことができ、伝送効率を向上させることが可能となる。

【0052】図6は、この実施の形態における送信側装置の概略構成を示すブロック図である。この図において、90は送信すべき情報信号を差動符号化する差動符号化部である。この差動符号化部90において実行される差動符号化方式としては、例えば、DBPSK方式あるいは $4/\pi$ シフトDQPSK方式等を採用することができる。また、91は前記差動符号化部90から出力される情報変調信号のIチャネルを拡散する拡散部、92は前記差動符号化部90から出力される差動符号化された情報変調信号のQチャネルを拡散する拡散部、93は前記両拡散部91、92に拡散符号を供給するPN符号生成回路である。

【0053】94は搬送波発振器、95は $\pi/2$ 移相器、96および97は乗算器、98は前記乗算器96および97の出力を加算する加算器であり、これらにより、前記拡散部91、92の出力を直交変調する。なお、前記情報変調として、DBPSK変調方式を採用した場合には、前記差動符号化部90からIチャネルのみが出力されることとなる。

【0054】図7は、この実施の形態におけるRAKE受信機の構成を示すブロック図である。この図において、前記図10、図1および図4と同一の構成要素には同一の番号を付し、説明の重複を避けることとする。この実施の形態においては、図7に示すように、前記複素型マッチドフィルタ80の出力は、信号レベル検出部84、仮判定部10および位相補正部20に出力される。前述したように、前記信号レベル検出部84は、受信信号の相關出力のレベルを算出し、前記マルチパス選択部85に出力する。マルチパス選択部85は、前記信号レベル検出部84の出力のうち、レベルの高い順に例えば4つの受信信号を選択する。

【0055】前記仮判定部10は、前述したように、前記複素型マッチドフィルタ80の出力のうち、第1のパス(パス#1)の受信信号 $r_1$ の仮判定を行う。なお、ここでは説明を簡単にするために、第1のパスを例にして説明しているが、原理的には選択されたマルチパスの中の任意のパスでもかまわない。図8は、前述した情報変調として、DBPSK方式が採用されている場合の仮判定の様子を示した図である。この場合には、直交成分(Q相)の信号は変調信号中に含まれていないため、パス#1の受信信号のI成分 $r_{1I}$ が正またはゼロのときは、被変調信号 $s_1 = "1"$ と仮判定し、 $r_{1I}$ が負のと

きは  $s_i = "0"$  と仮判定する。すなわち、前記式

(5) により仮判定する。

【0056】前記仮判定部10からは、このようにしてパス#1の受信信号  $r_{11}$  を仮判定した位相信号  $\phi$  が出力され、前記位相補正部20に入力される。この位相補正部20は前記図1に示したように、各パスの受信信号に対応する複数の位相補正手段21~24から構成されており、前述の場合と同様にして、それぞれの位相補正手段21~24において、対応するパスの受信信号の位相補正が行われる。

【0057】位相補正部20から出力される位相補正された出力は、前記RAKE合成部60においてタイミングを合わせて合成され、前記式(8)で示すRAKE合成出力RKoutが出力される。このRAKE合成出力RKoutは遅延検波回路89に入力され、該遅延検波回路89から、前記式(9)に示す遅延検波出力Dが出力される。図示しない後段の回路において、この遅延検波出力Dの実数部  $D_I$  が0より大きい小さいかに応じて、送信情報ビットが"0"か"1"かが判定され、復調が行われる。

【0058】次に、前記情報変調として、 $\pi/4$ シフトDQPSK方式が採用されている場合について説明する。図9は、 $\pi/4$ シフトDQPSK変調方式が採用されているときにおける、前記仮判定部10の仮判定領域を説明するための図である。

【0059】この図に示すように、この場合には、0、 $\pm\pi/4$ 、 $\pm\pi/2$ 、 $\pm3\pi/4$ 、 $\pi$ の8つの位相状態があるため、パス#1の受信信号  $r_1$  の位相が、前記各位相状態に対して $\pm\pi/8$ の範囲内にあるときに、それぞれ対応する位相  $\phi$  であると判定する。このようにして得られた  $\phi$  を用いて、前述の場合と同様に補正ベクトル  $M_j$  を算出し、この補正ベクトル  $M_j$  を用いて前述の場合と同様に、各パスの受信信号の位相補正を行う。この位相補正された各パスの受信信号を前記RAKE合成部60においてタイミングを合わせて合成し、前記遅延検波回路89において該合成出力RKoutを遅延検波することにより、フェージングの影響をなくした遅延検波出力  $D_I$ 、 $D_Q$  を得ることができる。そして、この遅延検波出力  $D_I$ 、 $D_Q$  の正負を判定することにより、もとの送信情報を復調することができる。

【0060】このように、この実施の形態のスペクトラム拡散通信システムによれば、パイロット信号を情報信号中に挿入することなくフェージング補正を行うことが可能となり、伝送効率のよいスペクトラム拡散通信システムを提供することができる。

【0061】なお、以上においては、情報変調として、DBPSK方式および $\pi/4$ シフトDQPSK方式を採用した場合を例にとって説明したが、これに限られることはなく、遅延検波復調ができる変調方式であれば、同様に適用することができる。

## 【0062】

【発明の効果】以上説明したように、本発明の信号受信装置によれば、単一のパスの受信信号を仮判定した結果を用いて、各パスの受信信号のフェージング補正を行い、それらをRAKE合成した出力を遅延検波しているので、信号を良好に受信することができるとともに、受信信号を記憶しておくためのメモリを小さくすることができ、回路規模を小さくすることができる。

【0063】また、パイロットシンボルの遅延検波出力を検出することによりフレーム同期を検出する場合に、高精度のフレーム同期検出が可能となる。さらに、送信側において、情報変調に差動変調を採用する場合には、情報スロット中にパイロット信号を挿入することが不要となるため、伝送効率を向上させることができる。

## 【図面の簡単な説明】

【図1】 本発明の信号受信装置の一実施の形態における要部の構成を示すブロック図である。

【図2】 マルチパス環境下における受信信号を説明するための図である。

【図3】 QPSK変調されている場合の仮判定の様子を説明するための図である。

【図4】 本発明の信号受信装置をDS-CDMA通信方式に適用した他の実施の形態におけるRAKE受信機の構成を示すブロック図である。

【図5】 本発明の信号受信装置をDS-CDMA通信方式に適用したさらに他の実施の形態におけるRAKE受信機の構成を示すブロック図である。

【図6】 本発明のスペクトラム拡散通信システムのさらに他の実施の形態における送信側装置の概略構成を示すブロック図である。

【図7】 本発明のスペクトラム拡散通信システムのさらに他の実施の形態におけるRAKE受信機の構成を示すブロック図である。

【図8】 DBSPK変調方式が採用されている場合における仮判定の様子を説明するための図である。

【図9】  $\pi/4$ シフトQPSK変調方式が採用されている場合における仮判定の様子を説明するための図である。

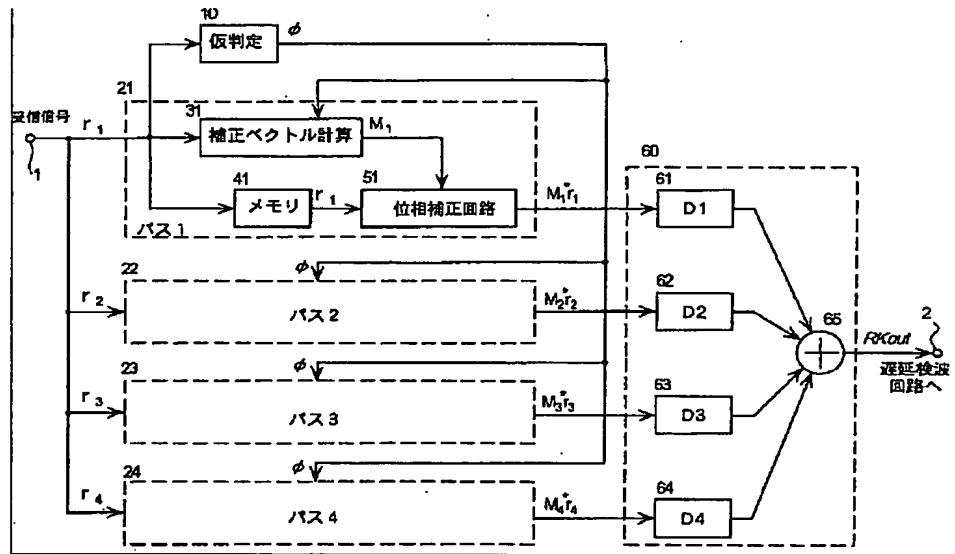
【図10】 従来のDS-CDMA通信方式を説明するための図であり、(a)はその送信信号の構成を示す図であり、(b)は従来のRAKE受信機の構成を示すブロック図である。

## 【符号の説明】

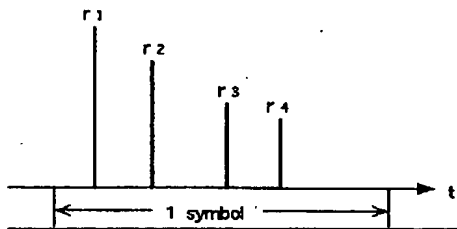
- 1、2 端子
- 10 仮判定部
- 20 位相補正部
- 21~24 位相補正手段
- 31 補正ベクトル計算部
- 41 メモリ
- 51 位相補正回路

- |                   |                |
|-------------------|----------------|
| 60 RAKE合成部        | 81、93 PN生成回路   |
| 61～64 遅延回路        | 82、89 遅延検波回路   |
| 65、98 加算器         | 83 フレーム同期回路    |
| 71 アンテナ           | 84 信号レベル検出部    |
| 72 高周波受信部         | 85 マルチパス選択部    |
| 73 分配器            | 86 位相補正部       |
| 74、94 発振器         | 87 RAKE合成部     |
| 75、95 $\pi/2$ 移相器 | 88 データ判定回路     |
| 76、77、96、97 乗算器   | 90 差動符号化部      |
| 78、79 ローパスフィルタ    | 91、92 拡散部      |
| 80 複素型マッチドフィルタ    | 100、110 同期検波回路 |

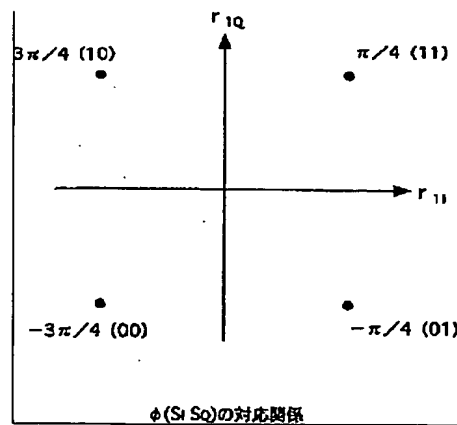
【図1】



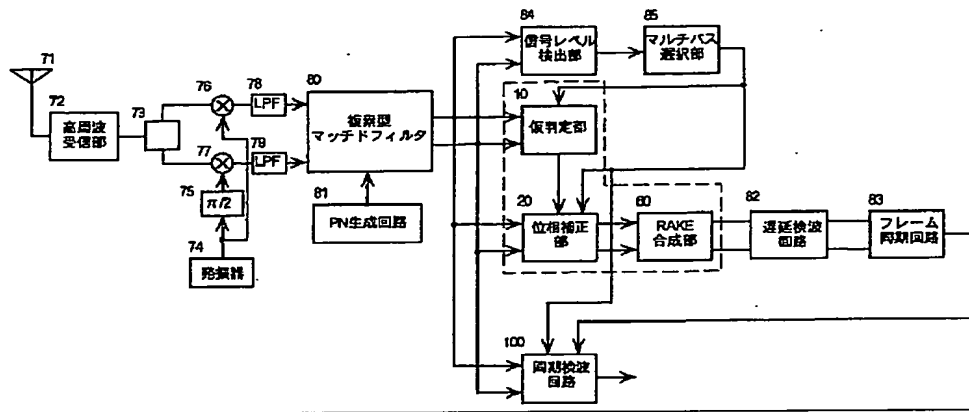
【図2】



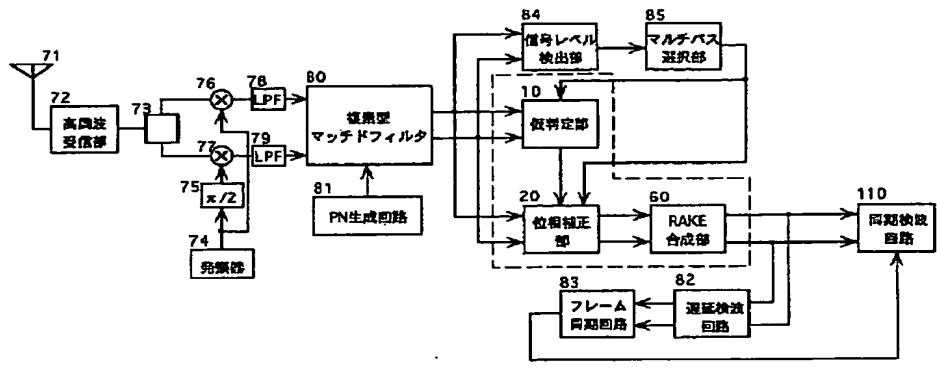
【図3】



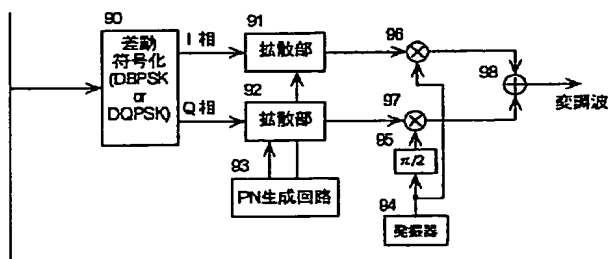
【図4】



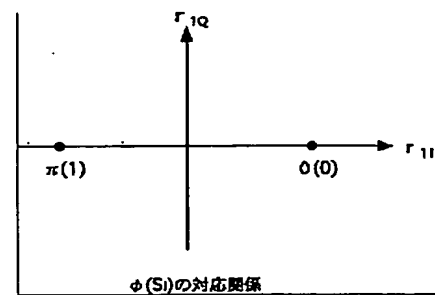
【図5】



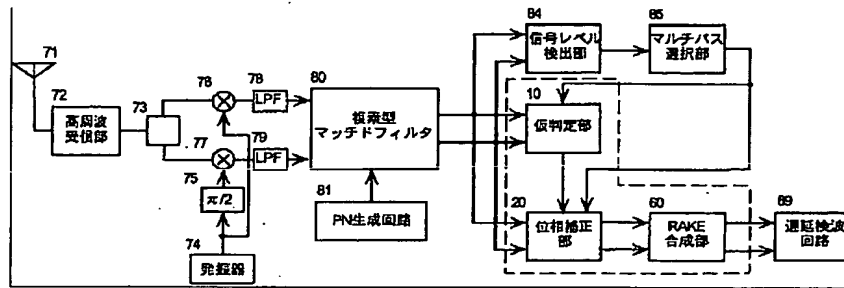
【図6】



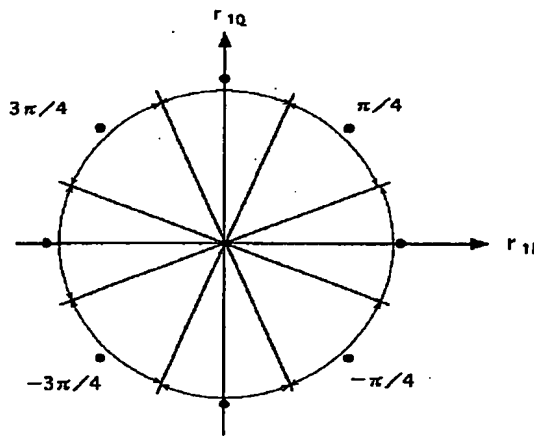
【図8】



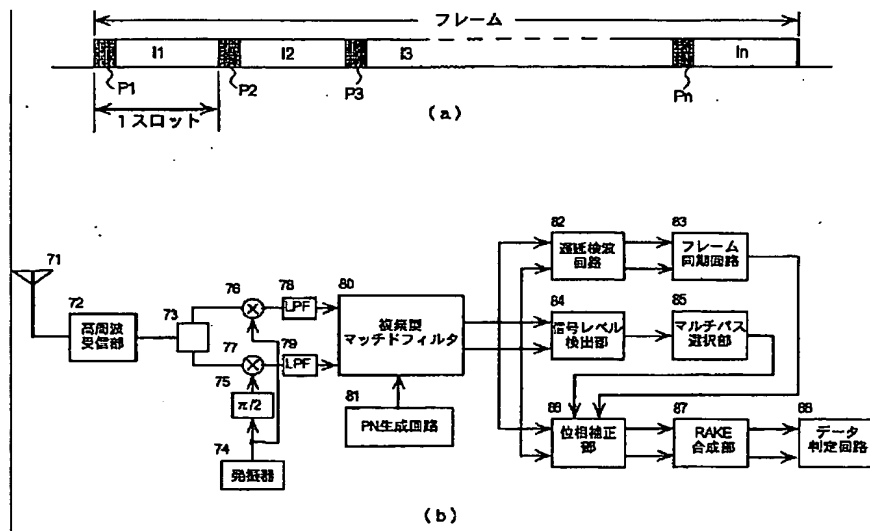
【図7】



【図9】



【図10】



This Page Blank (uspto)